2003年12月9日　日本経済新聞

LSIの線幅小さく

微細な銅配線埋め込み　コストも4割減

広大助教授

広島大学の新宮原正三助教授は大規模集積回路（LSI）の高性能化につながる独自の製造手法を開発した。極めて微細な銅配線を基板の底から埋め込む新技術で、LSIの線幅をさらに小さく加工できる。高額な装置や材料が不要になるため製造コストも四割削減できるという。

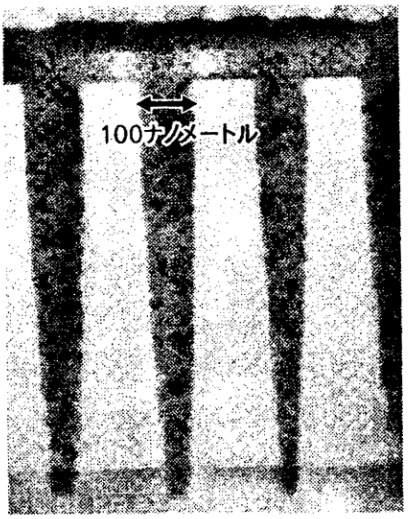
八日に米国で開催した国際学会で発表した。新手法は「スーパーフィル無電解メッキ」という技術。多層構造となっているLSIの層ごとに極微細な穴を開け、銅を埋め込んで設計通りに密着させる。新宮原助教授は、銅メッキ液に添加剤や界面活性剤を加えるなど、この工程に必要な材料を開発した。

現在の主流となっているのは絶縁膜に配線用の溝をつくって銅を埋め込んだ上で、余分な銅を削り落とす手法。この手法では微細回路の側壁に銅の膜を敷くのが難しく、線幅六十五ナノ（ナノは十億分の一）メートルまでしか加工できなかった。新宮原助教授が開発した新手法では線幅四十ナノメートルで銅配線できるようになる。

新手法では原子を飛ばして基板上に金属の薄膜をつくる工程が不要になるため、そのための装置や材料代の削減につながる。表面を平たんにする化学的機械研磨（CMP）の工程も容易になる。

今回の研究は文部科学省の科学研究費補助金の助成を受けた。銅配線の微細化はLSIの高性能化のカギを握っており、新宮原助教授は今後、問い合わせがあった世界の半導体メーカーなどに情報を提供していく考えだ。

広島大はエルピーダメモリ（東京・中央、坂本幸雄社長）と包括提携するなど、次世代の半導体製造技術や基礎材料の研究開発を強化している。



新手法で埋め込んで形成した銅配線の一部